

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005年1月27日 (27.01.2005)

PCT

(10) 国際公開番号
WO 2005/008788 A1

(51) 国際特許分類7:

H01L 31/10, 27/14

(72) 発明者; および

(21) 国際出願番号:

PCT/JP2004/010410

(75) 発明者/出願人(米国についてのみ): 柴山 勝己
(SHIBAYAMA, Katsumi) [JP/JP]; 〒4358558 静岡県浜
松市市野町 1126 番地の 1 浜松ホトニクス株式
会社内 Shizuoka (JP).

(22) 国際出願日:

2004年7月22日 (22.07.2004)

(74) 代理人: 長谷川 芳樹, 外(HASEGAWA, Yoshiki et al.);
〒1040061 東京都中央区銀座一丁目 10 番 6 号銀座
ファーストビル 創英國際特許法律事務所 Tokyo (JP).

(25) 国際出願の言語:

日本語

(81) 指定国(表示のない限り、全ての種類の国内保護が
可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,
BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,
ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT,

(26) 国際公開の言語:

日本語

(30) 優先権データ:

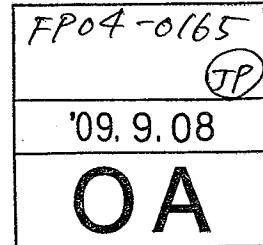
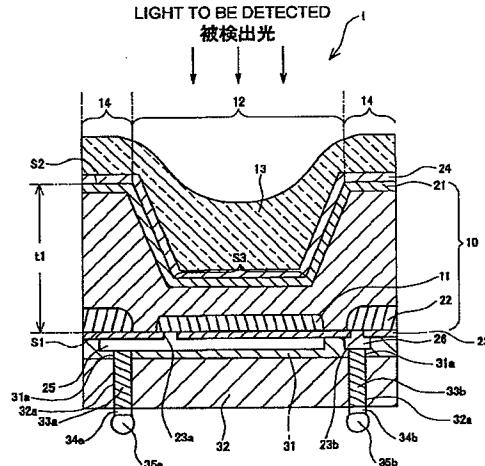
特願2003-278567 2003年7月23日 (23.07.2003) JP

(71) 出願人(米国を除く全ての指定国について): 浜松ホト
ニクス株式会社 (HAMAMATSU PHOTONICS K.K.)
[JP/JP]; 〒4358558 静岡県浜松市市野町 1126 番地
の 1 Shizuoka (JP).

[統葉有]

(54) Title: BACKSIDE-ILLUMINATED PHOTODETECTOR

(54) 発明の名称: 裏面入射型光検出素子



WO 2005/008788 A1

(57) Abstract: A backside-illuminated photodetector is disclosed which enables to sufficiently reduce the package size and is capable to suppress scattering of light to be detected. A backside-illuminated photodiode (1) comprises an N-type semiconductor substrate (10), a P⁺-type impurity semiconductor region (11), a recessed portion (12), and a coating layer (13). The P⁺-type impurity semiconductor region (11) is formed in a surface layer on the front side (S1) of the N-type semiconductor substrate (10). The recessed portion (12), on which a light to be detected is incident, is formed in a region on the backside (S2) of the N-type semiconductor substrate (10) which region is opposite to the P⁺-type impurity semiconductor region (11). The backside (S2) is also provided with the coating layer (13) which transmits the light to be detected to the recessed portion (12). A portion of the coating layer (13) formed on the recessed portion (12) is dented when compared with the other portion formed on a peripheral portion (14) surrounding the recessed portion (12).

(57) 要約: パッケージを充分に小さくでき、且つ被検出光の散乱を抑制することができる裏面入射型光検出素子を提供することを目的とする。裏面入射型ホトダイオード 1 は、N型半導体基板 10、P⁺型不純物半導体領域 11、四部 12、及び被覆層 13 を備えている。N型半導体基板 10 の表面 S1 側における表層には、P⁺型不純物半導体領域 11 が形成されている。N

[統葉有]



LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BE, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

型半導体基板10の裏面S2におけるP+型不純物半導体領域11に対向する領域には、被検出光の入射部となる凹部12が形成されている。また、裏面S2上には、凹部12へと入射する被検出光を透過させる被覆層13が設けられている。ここで、被覆層13は、凹部12上に設けられている部分が、凹部12の外縁部14上に設けられている部分に対して窪んでいる。

明細書

裏面入射型光検出素子

技術分野

[0001] 本発明は、裏面入射型光検出素子に関するものである。

背景技術

[0002] 図24に示す従来の裏面入射型ホトダイオード100においては、N型シリコン基板101の表面側の表層にP⁺型高濃度不純物半導体領域102及びN⁺型高濃度不純物半導体領域103が形成されている。P⁺型高濃度不純物半導体領域102及びN⁺型高濃度不純物半導体領域103には、それぞれアノード電極104及びカソード電極105が接続されている。両電極104, 105上には、半田からなるバンプ電極106が形成されている。また、N型シリコン基板101は、P⁺型高濃度不純物半導体領域102に対応する部分が裏面側から薄板化されている。この薄板化された部分が被検出光の入射部となる。

[0003] 裏面入射型ホトダイオード100は、図24に示すように、フリップチップボンディングによりセラミックパッケージ107に実装される。すなわち、裏面入射型ホトダイオード100のバンプ電極106が、セラミックパッケージ107の底面配線108上に設けられた半田パッド109と接続されている。底面配線108は、ワイヤボンディングで出力端子ピン110に電気的に接続されている。また、セラミックパッケージ107の表面には、窓枠111がロウ材112でシーム溶接されている。窓枠111には、裏面入射型ホトダイオード100の薄板化された部分に対応する位置に開口が形成されており、この開口部分に被検出光を透過させるコバールガラス等の透明窓材113が設けられている。

特許文献1:特開平9-219421号公報

発明の開示

発明が解決しようとする課題

[0004] 裏面入射型ホトダイオードにおいては、セラミックパッケージを用いる上記構成では、そのパッケージが大きくなってしまうという問題がある。

[0005] 一方、特許文献1には、半導体電子部品に対するCSP(チップサイズパッケージ)

技術が開示されている。この技術においては、半導体電子部品が作りこまれたウエハの両面を樹脂等の有機材料により封止するとともに、ウエハの一面側に設けられた有機材料にフォトリソグラフィーにより開口を形成し、その開口に電極を形成している。

[0006] しかしながら、上記のCSP技術を裏面入射型ホトダイオードに適用して、そのパッケージを小さくしようとすると、以下の問題を生じる。すなわち、裏面入射型ホトダイオードは、被検出光の入射部となる部分が薄板化されているため、機械的強度が弱い。そのため、裏面入射型ホトダイオードのアセンブリには、角錐コレットではなく、平コレットが用いられる。例えば、ホトダイオードの表面側に設けられたバンプ電極等を加熱、加圧する際には、平コレットにより裏面を吸着面として裏面入射型ホトダイオードを吸着しつつ、ヒータブロックから熱と圧力が加えられる。

[0007] 裏面が樹脂で封止された裏面入射型ホトダイオードに対して平コレットを用いる場合、コレットとの接触により樹脂が損傷を受けてしまう。裏面入射型ホトダイオードの薄板化された部分(すなわち被検出光の入射部)の樹脂がこのような損傷を受けた場合、その傷により被検出光が散乱を受けてしまうという問題がある。そして、被検出光が散乱を受けることは、裏面入射型ホトダイオードの感度低下にもつながってしまう。

[0008] 本発明は、上記課題を解決するためになされたものであり、パッケージを充分に小さくでき、且つ被検出光の散乱を抑制することができる裏面入射型光検出素子を提供することを目的とする。

課題を解決するための手段

[0009] 上記課題を解決するために、本発明による裏面入射型光検出素子は、第1導電型をもつ半導体基板と、半導体基板の第1面側における表層に設けられ、第2導電型をもつ不純物半導体領域と、半導体基板の第2面における不純物半導体領域に対向する領域に形成され、被検出光が入射する凹部と、第2面上に設けられ、被検出光を透過させる樹脂からなる被覆層と、を備え、被覆層は、第2面の凹部上に設けられた部分が、凹部の外縁部上に設けられた部分に対して窪んでいることを特徴とする。

[0010] この裏面入射型光検出素子においては、被覆層が設けられていることにより、裏面入射型光検出素子の機械的強度が向上する。機械的強度の向上により、ウエハレベルでのダイシングが可能となるため、チップサイズの裏面入射型光検出素子を得るこ

とができる。これにより、パッケージが充分に小さい裏面入射型光検出素子が実現される。また、被覆層は、被検出光を透過させる樹脂からなるため、裏面入射型光検出素子の機械的強度を向上させるだけでなく、被検出光に対する透過窓材としても機能することができる。

- [0011] さらに、被覆層は、凹部上に設けられた部分が、凹部の外縁部上に設けられた部分に対して窪んでいる。したがって、アセンブリの際に平コレットを用いても、凹部上に設けられた被覆層の表面は、平コレットと接触しない。これにより、被覆層表面のうち被検出光の入射部分が損傷を受けることがないため、被検出光の散乱が抑制される。
- [0012] 本発明による裏面入射型光検出素子は、半導体基板の第1面上に設けられ、半導体基板を支持する支持膜を備えることが好適である。この場合、裏面入射型光検出素子の機械的強度が一層向上する。
- [0013] さらに、支持膜を貫通するとともに、一端が不純物半導体領域と電気的に接続された充填電極を備えることが好適である。この場合、検出信号を裏面入射型光検出素子の外部に容易に取り出すことができる。
- [0014] 半導体基板の側面全体に、第1導電型の不純物が高濃度に添加された高濃度不純物半導体領域が露出していることが好適である。この場合、半導体基板の側面がダイシング等によりダメージを受けている場合であっても、半導体基板の側面付近で発生した不要キャリアを高濃度不純物半導体領域によりトラップすることができ、それゆえ暗電流や雑音を抑えることができる。
- [0015] 半導体基板の第2面側における表層のうち、凹部の底面部分に、第1導電型の不純物が高濃度に添加された高濃度不純物層が設けられていることが好適である。この高濃度不純物層は、アキュームレーション層として機能する。これにより、被検出光の入射により発生したキャリアが半導体基板の第1面側へと進みやすくなるため、裏面入射型光検出素子の感度が向上する。
- [0016] 半導体基板の外縁部の第2面側における表層に、第1導電型の不純物が高濃度に添加された高濃度不純物層が設けられていることが好適である。この場合、外縁部の第2面側における表面付近に結晶欠陥が生じている場合であっても、結晶欠陥に起

因して発生する暗電流やノイズを高濃度不純物層により抑制することができる。

発明の効果

[0017] 本発明によれば、パッケージを充分に小さくでき、且つ被検出光の散乱を抑制することができる裏面入射型光検出素子が実現される。

図面の簡単な説明

[0018] [図1]本発明による裏面入射型光検出素子の第1実施形態を示す断面図である。

[図2]図1に示す裏面入射型ホトダイオード1の効果を説明するための図である。

[図3]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図4]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図5]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図6]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図7]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図8]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図9]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図10]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図11]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図12]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図13]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図14]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図15]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図16]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図17]図1の裏面入射型ホトダイオード1を製造する方法を示す工程図である。

[図18]本発明による裏面入射型光検出素子の第2実施形態を示す断面図である。

[図19]図18におけるN⁺型高濃度不純物半導体領域28を形成する方法の一例を説明するための図である。

[図20]図18におけるN⁺型高濃度不純物半導体領域28を形成する方法の一例を説明するための図である。

[図21]図18におけるN⁺型高濃度不純物半導体領域28を形成する方法の一例を説

明するための図である。

[図22]本発明による裏面入射型光検出素子の第3実施形態を示す平面図である。

[図23]図22に示す裏面入射型ホトダイオードアレイ3のXII-XII線に沿った断面図である。

[図24]従来の裏面入射型ホトダイオードを示す断面図である。

符号の説明

[0019] 1, 2…裏面入射型ホトダイオード、3…裏面入射型ホトダイオードアレイ、10, 50…N型半導体基板、11, 51…P⁺型不純物半導体領域、12, 52…凹部、13, 53…被覆層、14, 54…外縁部、20…半導体基板、21, 61…N⁺型高濃度不純物層、22, 28, 62…N⁺型高濃度不純物半導体領域、23, 24, 63, 64…絶縁膜、25, 65…アノード電極、26, 66…カソード電極、31, 71…パッシベーション膜、32, 72…支持膜、33a, 33b, 73a, 73b…充填電極、34a, 34b, 74a, 74b…UBM、35a, 35b, 75a, 75b…バンプ、S1…表面、S2…裏面、S3…凹部底面、S4…半導体基板20の側面。

発明を実施するための最良の形態

[0020] 以下、図面とともに本発明による裏面入射型光検出素子の好適な実施形態について詳細に説明する。なお、図面の説明においては同一要素には同一符号を付し、重複する説明を省略する。また、図面の寸法比率は、説明のものと必ずしも一致していない。

[0021] 図1は、本発明による裏面入射型光検出素子の第1実施形態を示す断面図である。裏面入射型ホトダイオード1は、裏面側から被検出光を入射し、被検出光の入射によりキャリアを生成し、生成したキャリアを検出信号として表面側から出力するものである。裏面入射型ホトダイオード1は、N型半導体基板10、P⁺型不純物半導体領域11、凹部12、及び被覆層13を備えている。N型半導体基板10としては、例えば、リン等のN型不純物が添加されたシリコン基板を用いることができる。N型半導体基板10の不純物濃度は、例えば10¹²～10¹⁵ / cm³である。また、N型半導体基板10の厚さt1は、例えば200～500 μmである。

[0022] N型半導体基板10の表面(第1面)S1側における表層の一部には、P⁺型不純物半

導体領域11が形成されている。P⁺型不純物半導体領域11は、ボロン等のP型不純物が添加されており、N型半導体基板10とpn接合を構成している。P⁺型不純物半導体領域11の不純物濃度は、例えば $10^{15} \sim 10^{20} / \text{cm}^3$ である。また、P⁺型不純物半導体領域11の深さは、例えば0.1～20 μmである。

[0023] N型半導体基板10の裏面(第2面)S2におけるP⁺型不純物半導体領域11に対向する領域には、凹部12が形成されている。凹部12は、被検出光の入射部となる。凹部12は、裏面S2から表面S1に向かって幅が次第に狭くなる形状をしている。具体的には、凹部12の形状は、例えば裏面S2から表面S1に向かって幅が次第に狭くなる四角錐状又はテーパ状とすることができます。凹部12の深さは、例えば2～400 μmである。また、凹部12が形成されることにより、N型半導体基板10のうち凹部底面S3及びP⁺型不純物半導体領域11で挟まれた領域は、裏面S2側からの被検出光の入射により発生したキャリアが表面S1側表層に設けられたP⁺型不純物半導体領域11付近まで達し易くなるように、他の領域よりも薄板化されている。また、この薄板化された領域の厚さは、例えば10～200 μmである。

[0024] N型半導体基板10の裏面S2上には、被覆層13が設けられている。被覆層13は、被検出光に対して透明な樹脂、すなわち被検出光の波長に対して充分な透過率をもつ樹脂からなる。このような樹脂として、例えば、エポキシ系、シリコーン系、アクリル系若しくはポリイミド系のもの、又はこれらの複合素材からなるものが挙げられる。この被覆層13は、裏面S2を保護する保護層、及び凹部12へと入射する被検出光を透過させる透過窓材として機能する。また、被覆層13は、凹部12上に設けられている部分が、凹部12の外縁部14上に設けられている部分に対して窪んでいる。すなわち、凹部12が形成されている部分に設けられた被覆層13の表面は、凹部12の外縁部14に設けられた被覆層13の表面よりもN型半導体基板10側に入り込んでいる。ここで、外縁部14とは、N型半導体基板10のうち凹部12を側方から包囲している部分を指す。外縁部14上の被覆層13の厚さは、例えば5～500 μm、好ましくは250 μmである。

[0025] また、裏面入射型ホトダイオード1は、N⁺型高濃度不純物層21、N⁺型高濃度不純物半導体領域22、絶縁膜23、24、アノード電極25、及びカソード電極26を備えて

いる。N⁺型高濃度不純物層21は、N型半導体基板10の裏面S2側の表層全体に形成されている。N⁺型高濃度不純物層21は、N型不純物がN型半導体基板10よりも高濃度に添加されている。N⁺型高濃度不純物層21の不純物濃度は、例えば10¹⁵～10²⁰/cm³である。また、N⁺型高濃度不純物層21の深さは、例えば0.1～20 μmである。

[0026] N⁺型高濃度不純物半導体領域22は、N型半導体基板10の表面S1側における表層に、P⁺型不純物半導体領域11と所定の距離を隔てて形成されている。N⁻型高濃度不純物半導体領域22は、N⁺型高濃度不純物層21と同様にN型不純物が高濃度に添加されており、後述するカソード電極26とのコンタクト層であるとともに、表面S1における表面リーク電流を抑制する機能をもつ。N⁺型高濃度不純物半導体領域22の不純物濃度は、例えば10¹⁵～10²⁰/cm³である。また、N⁺型高濃度不純物半導体領域22の深さは、例えば0.1～30 μmである。

[0027] 絶縁膜23及び絶縁膜24は、それぞれN型半導体基板10の表面S1及び裏面S2上に形成されている。絶縁膜23, 24は、例えばSiO₂からなる。絶縁膜23の厚さは、例えば0.1～2 μmである。一方、絶縁膜24の厚さは、例えば0.05～1 μmである。また、絶縁膜23には、開口(コンタクトホール)23a, 23bが形成されており、一方の開口23aはP⁺型不純物半導体領域11の部分に、他方の開口23bはN⁺型高濃度不純物半導体領域22の部分に設けられている。

[0028] 絶縁膜23上の開口23a, 23bを含む領域には、それぞれアノード電極25及びカソード電極26が形成されている。これらの電極25, 26の厚さは、例えば1 μmである。また、これらの電極25, 26は、それぞれ開口23a, 23bを充填するように設けられている。これにより、開口23aを通してアノード電極25がP⁺型不純物半導体領域11と、開口23bを通してカソード電極26がN⁺型高濃度不純物半導体領域22とそれぞれ直接に接続されている。アノード電極25及びカソード電極26としては、例えばAlが用いられる。

[0029] さらに、裏面入射型ホトダイオード1は、パッシベーション膜31、支持膜32、充填電極33a, 33b、UBM(Under Bump Metal)34a, 34b、及びバンプ35a, 35bを備えている。パッシベーション膜31は、N型半導体基板10の表面S1上において、絶縁膜2

3、アノード電極25及びカソード電極26を覆うように設けられている。また、パッシベーション膜31のうちアノード電極25及びカソード電極26上に設けられた部分に、後述する充填電極33a, 33bが充填される貫通孔31aが形成されている。パッシベーション膜31は、例えばSiNからなり、N型半導体基板10の表面S1を保護するものである。パッシベーション膜31は、例えばプラズマCVD法により形成することができる。また、パッシベーション膜31の厚さは、例えば1 μ mである。

[0030] パッシベーション膜31上には、支持膜32が形成されている。支持膜32は、N型半導体基板10を支持するものである。また、支持膜32のうちパッシベーション膜31の貫通孔31aに対応する部分に、貫通孔31aと共に充填電極33a, 33bが充填される貫通孔32aが形成されている。支持膜32の材料としては、例えば樹脂、或いはプラズマCVD等による SiO_2 を用いることができる。また、支持膜32の厚さは、例えば2ー100 μ m、好ましくは50 μ mである。

[0031] 充填電極33a, 33bは、貫通孔31a, 32aに充填されるとともに、一端がそれぞれアノード電極25及びカソード電極26に接することにより、P⁺型不純物半導体領域11及びN⁺型高濃度不純物半導体領域22と電気的に接続されている。また、充填電極33a, 33bの他端は、ともに支持膜32の表面に露出している。すなわち、充填電極33a, 33bは、パッシベーション膜31及び支持膜32を貫通して、それぞれアノード電極25及びカソード電極26から支持膜32表面まで延びている。また、充填電極33a, 33bは、略円柱状をしている。これらの充填電極33a, 33bは、電極25, 26と後述するバンプ35a, 35bとを電気的に接続するためのものである。充填電極33a, 33bは、例えばCuからなる。また、貫通孔31a, 32aの直径は、例えば10ー200 μ m、好ましくは100 μ mである。

[0032] 充填電極33a, 33bの支持膜32表面に露出する部分には、UBM34a, 34bが形成されている。UBM34a, 34bは、例えばNi及びAuの積層膜からなる。また、UBM34a, 34bの厚さは、例えば0.1ー5 μ mである。

[0033] UBM34a, 34bの充填電極33a, 33bと反対側の面上には、バンプ35a, 35bが形成されている。したがって、バンプ35a, 35bは、それぞれアノード電極25及びカソード電極26と電気的に接続されている。バンプ35a, 35bは、UBM34a, 34bとの接触

面を除いては略球状をしている。バンプ35a, 35bとしては、例えば半田、金、Ni—Au、Cu、又は金属フィラーを含む樹脂等を用いることができる。

[0034] 裏面入射型ホトダイオード1の動作について説明する。ここでは、裏面入射型ホトダイオード1に逆バイアス電圧が印加されており、N型半導体基板10には、薄板化された領域に空乏層が生じているものとする。被覆層13を透過して、凹部12からN型半導体基板10に入射した被検出光は、主に薄板化された領域で吸収される。すると、この領域においてキャリア(正孔及び電子)が発生する。発生した正孔及び電子は、逆バイアス電界に従って、それぞれP⁻型不純物半導体領域11及びN⁺型高濃度不純物半導体領域22へと移動する。P⁺型不純物半導体領域11及びN⁺型高濃度不純物半導体領域22に達した正孔及び電子は、充填電極33a, 33b及びUBM34a, 34bを通ってバンプ35a, 35bへと移動し、バンプ35a, 35bから検出信号として出力される。

[0035] 裏面入射型ホトダイオード1の効果について説明する。裏面入射型ホトダイオード1においては、被覆層13が設けられていることにより、裏面入射型ホトダイオード1の機械的強度が向上している。特に、凹部12上に被覆層13が設けられていることにより、アセンブリ時に裏面入射型ホトダイオード1に圧力や熱を加えても、N型半導体基板10の薄板化された領域の反り、撓み、破損等を防ぐことができる。また、機械的強度の向上により、ウェハレベルでのダイシングが可能となるため、チップサイズの裏面入射型ホトダイオード1を得ることができる。これにより、パッケージが充分に小さい裏面入射型ホトダイオード1が実現されている。また、セラミックパッケージ等が不要であるので、裏面入射型ホトダイオード1の製造コストを低減することができる。以上より、安価で信頼性が高く且つ小型な裏面入射型ホトダイオード1が実現されている。

[0036] さらに、被覆層13は、凹部12上に設けられた部分が、凹部12の外縁部14上に設けられた部分に対して窪んでいる。したがって、図2に示すように、アセンブリの際に平コレットFCを用いても、凹部12上に設けられた被覆層13の表面は、平コレットFCと接触しない。これにより、被覆層13表面のうち被検出光の入射部分が損傷を受けることがないため、被検出光の散乱が抑制される。このため、高感度な裏面入射型ホトダイオード1が実現されている。

[0037] また、外縁部14上にも被覆層13が設けられていることにより、平コレットFCは外縁部14と直接接触しない。このため、平コレットFCとの接触により外縁部14に結晶欠陥が生じるのを抑制することができ、したがって、結晶欠陥に起因する暗電流やノイズの発生も抑制することができる。

[0038] また、被覆層13として樹脂を用いているため、被覆層13を所望の形状に加工することが容易となる。

[0039] 支持膜32が設けられていることにより、裏面入射型ホトダイオード1の機械的強度が一層向上している。

[0040] 充填電極33a, 33bが設けられていることにより、検出信号を電極25, 26から外部に容易に取り出すことができる。なお、充填電極33a, 33bは、貫通孔31a, 32aの側壁に形成され、アノード電極25及びカソード電極26に電気的に接続されるものであつてもよい。

[0041] N型半導体基板10の裏面S2側の表層全体にN⁺型高濃度不純物層21が形成されている。裏面S2表層のうち凹部12の底面S3に設けられたN⁺型高濃度不純物層21は、アキュームレーション層として機能する。これにより、N型半導体基板10で発生したキャリアが底面S3付近で再結合するのを防ぐことができる。このため、より高感度な裏面入射型ホトダイオード1が実現されている。このとき、N⁺型高濃度不純物層21の不純物濃度は、10¹⁵ / cm³以上であることが好ましい。この場合、N⁺型高濃度不純物層21は、アキュームレーション層として好適に機能することができる。

[0042] また、N型半導体基板10の外縁部14の裏面S2側における表層に設けられたN⁺型高濃度不純物層21は、外縁部14に結晶欠陥が生じている場合であっても、結晶欠陥に起因して発生する暗電流やノイズを抑制できる。このため、裏面入射型ホトダイオード1によれば、高いSN比で検出信号を得ることができる。このときも、N⁺型高濃度不純物層21の不純物濃度は、10¹⁵ / cm³以上であることが好ましい。この場合、N⁺型高濃度不純物層21は、結晶欠陥に起因して発生する暗電流やノイズを充分に抑制することができる。

[0043] 図3～図17を参照しつつ、図1に示す裏面入射型ホトダイオード1の製造方法の一例を説明する。まず、表面S1及び裏面S2が(100)面であるN型シリコンウエハから

なるN型半導体基板10を準備する。このN型半導体基板10に熱酸化を施すことにより、N型半導体基板10の表面S1にSiO₂からなる絶縁膜を形成する。また、絶縁膜の所定部分を開口し、開口部からN型半導体基板10にリンをドープすることによりN⁺型高濃度不純物半導体領域22を形成する。その後、N型半導体基板10を酸化させて、表面S1に絶縁膜を形成する。また、絶縁膜の所定部分を開口し、開口部からN型半導体基板10にボロンをドープすることによりP⁺型不純物半導体領域11を形成する。その後、N型半導体基板10を酸化させて、表面S1に絶縁膜23を形成する(図3)。

[0044] 次に、N型半導体基板10の裏面S2を研磨して、N型半導体基板10の裏面S2上に、LP-CVDによりSiN82を堆積させる(図4)。また、凹部12を形成するために、裏面S2上のSiN82に開口85を形成する(図5)。そして、開口85からKOH等によるエッティングを行うことにより凹部12を形成する(6)。

[0045] 次に、SiN82を除去した後、凹部12が形成されたN型半導体基板10の裏面S2側に対しイオン注入等を用いてN型不純物をドープすることにより、裏面S2側における表層全体にN⁺型高濃度不純物層21を形成する(図7)。その後、熱酸化を施すことにより裏面S2側における表層全体に絶縁膜24を形成する(図8)。表面S1の絶縁膜23に電極のためのコンタクトホールを形成し、表面S1にアルミニウムを堆積させてから所定のパターニングを施すことにより、アノード電極25及びカソード電極26を形成する(図9)。

[0046] 次に、アノード電極25及びカソード電極26が形成されたN型半導体基板10の表面S1上に、SiNからなるパッシベーション膜31をプラズマCVD法により堆積させる。また、パッシベーション膜31におけるバンプ35a, 35bに対応する部分に開口31aを形成する(図10)。さらに、表面S1上に樹脂からなる厚い支持膜32を形成するとともに、パッシベーション膜31の開口31aに対応する部分に開口32aを形成する。このとき、支持膜32の樹脂としては、例えばエポキシ系、アクリル系、又はポリイミド系のものを用いることができる。或いは、プラズマCVD等によるSiO₂を用いてもよい。また、支持膜32の開口32aは、例えば樹脂として感光性のものを用いてフォトリソグラフィー法で形成するか、或いはエッティング等によるパターニングで形成することができる(図11)。また、開口31a及び開口32aを充填するように、Cuからなる導電性部材33を

堆積させる。これは、例えば、開口31a及び開口32aから露出するアノード電極25及びカソード電極26の表面にCuシード層等をスパッタ等により堆積させた後、そのCuシード層上にメッキによりCu等を堆積させることにより行うことができる(図12)。

[0047] 次に、導電性部材33の表面を研磨することにより、支持膜32上に堆積された導電性部材33を除去する。これにより、充填電極33a, 33bが形成される(図13)。また、裏面S2側の全面を覆う形で樹脂からなる被覆層13をスピンドルコート又は印刷等により塗布した後、塗布した被覆層13を硬化させる。このとき、被覆層13のうち凹部12上に設けられている部分が窪むようにする(図14)。さらに、表面S1上の充填電極33a, 33b上にそれぞれNiとAu等の積層膜からなるUBM34a, 34bを無電解メッキにより形成する。また、UBM34a, 34b上に、半田等からなるバンプ35a, 35bを印刷又はボール搭載法等により形成する(図15)。

[0048] 最後に、個片化された裏面入射型ホトダイオード1を得るために、ダイシングを行う。ダイシングにおいては、図16に一点鎖線L1で示すように、N型半導体基板10の裏面S2における外縁部14の中央を通るように切断する。以上により、裏面入射型ホトダイオード1を得る(図17)。

[0049] 図18は、本発明による裏面入射型光検出素子の第2実施形態を示す断面図である。裏面入射型ホトダイオード2は、半導体基板20、P⁺型不純物半導体領域11、凹部12、及び被覆層13を備えている。

[0050] 半導体基板20の表面S1側における表層の一部には、P⁺型不純物半導体領域11が形成されている。一方、半導体基板20の裏面S2におけるP⁺型不純物半導体領域11に対向する領域には、凹部12が形成されている。また、半導体基板20の裏面S2上には、被覆層13が設けられている。被覆層13は、凹部12上に設けられている部分が、凹部12の外縁部14上に設けられている部分に対して窪んでいる。

[0051] また、裏面入射型ホトダイオード2は、N⁺型高濃度不純物半導体領域28、絶縁膜3, 24、アノード電極25、及びカソード電極26を備えている。N⁺型高濃度不純物半導体領域28は、半導体基板20の側面S4全体に露出するようにして形成されている。また、N⁺型高濃度不純物半導体領域28は、半導体基板20の裏面S2全体にも露出している。したがって、半導体基板20のうち、P⁺型不純物半導体領域11及びN⁺型

高濃度不純物半導体領域28の何れも形成されていない部分20aが、半導体基板20の側面S4及び裏面S2側からN⁺型高濃度不純物半導体領域28によって完全に囲まれている。

[0052] 図19～図21を参照しつつ、N⁻型高濃度不純物半導体領域28を形成する方法の一例を示す。まず、半導体基板20を準備する。半導体基板20においては、N⁺型高濃度不純物層41が、表面S1側の一部分を残して裏面S2から拡がっている。残された表面S1側が、N⁺型高濃度不純物層41よりも不純物濃度が低いN型不純物層42である(図19)。次に、表面S1側からN型不純物を高濃度にドープさせることにより、N⁺型高濃度不純物半導体領域43を形成する(図20)。そして、N型不純物を熱処理により更に深く拡散させることにより、このN⁺型高濃度不純物半導体領域43がN⁺型高濃度不純物層41まで達するようとする(図21)。以上より、N⁺型高濃度不純物層41とN⁻型高濃度不純物半導体領域43とからなるN⁺型高濃度不純物半導体領域28が形成される。なお、図21には、P⁺型不純物半導体領域11及び凹部12が形成される領域をそれぞれ破線L2, L3によって示している。この方法によれば、半導体基板20の裏面S2側から不純物をドープする工程を省略することができるので、N⁺型高濃度不純物半導体領域28の製造工程が簡略化され、ひいては裏面入射型ホトダイオード2全体の製造工程が簡略化される。

[0053] 図18に戻って、半導体基板20の表面S1及び裏面S2には、それぞれ絶縁膜23及び絶縁膜24が形成されている。また、絶縁膜23には、開口23a, 23bが形成されており、一方の開口23aはP⁺型不純物半導体領域11の部分に、他方の開口23bはN⁻型高濃度不純物半導体領域28の部分に設けられている。

[0054] 絶縁膜23上の開口23a, 23bを含む領域には、それぞれアノード電極25及びカソード電極26が形成されている。これらの電極25, 26は、それぞれ開口23a, 23bを充填するように設けられている。これにより、開口23aを通してアノード電極25がP⁺型不純物半導体領域11と、開口23bを通してカソード電極26がN⁺型高濃度不純物半導体領域28とそれぞれ直接に接続されている。

[0055] さらに、裏面入射型ホトダイオード2は、パッシベーション膜31、支持膜32、充填電極33a, 33b、UBM34a, 34b、及びバンプ35a, 35bを備えている。パッシベーション

ン膜31は、半導体基板20の表面S1において、絶縁膜23、アノード電極25及びカソード電極26を覆うように設けられている。パッシベーション膜31上には、支持膜32が形成されている。また、充填電極33a, 33bは、パッシベーション膜31及び支持膜32を貫通して、それぞれアノード電極25及びカソード電極26から支持膜32の表面まで延びている。充填電極33a, 33bの支持膜32の表面に露出する部分には、UBM34a, 34bが形成されている。UBM34a, 34bの充填電極33a, 33bと反対側の面上には、バンプ35a, 35bが形成されている。

[0056] 裏面入射型ホトダイオード2の効果について説明する。裏面入射型ホトダイオード2においては、被覆層13が設けられることにより、裏面入射型ホトダイオード2の機械的強度が向上している。また、機械的強度の向上により、ウエハレベルでのダイシングが可能となるため、チップサイズの裏面入射型ホトダイオード2を得ることができる。これにより、パッケージが充分に小さい裏面入射型ホトダイオード2が実現されている。

[0057] さらに、被覆層13は、凹部12上に設けられた部分が、凹部12の外縁部14上に設けられた部分に対して窪んでいる。したがって、アセンブリの際に平コレットを用いても、凹部12上に設けられた被覆層13の表面は、平コレットと接触しない。これにより、被覆層13表面のうち被検出光の入射部分が損傷を受けることがないため、被検出光の散乱が抑制される。このため、高感度な裏面入射型ホトダイオード2が実現されている。

[0058] さらに、裏面入射型ホトダイオード2においては、N⁺型高濃度不純物半導体領域28が半導体基板20の側面S4全体に露出するようにして形成されている。これにより、半導体基板20の側面S4付近で発生した不要キャリアをN⁺型高濃度不純物半導体領域28によりトラップすることができ、それゆえ暗電流やノイズを抑制することができる。側面S4は、ダイシングラインに当たるため、ダイシング時に結晶欠陥が生じている可能性があるが、かかる結晶欠陥に起因して発生する暗電流やノイズもN⁺型高濃度不純物半導体領域28によって抑制することができる。このため、裏面入射型ホトダイオード2によれば、より高いSN比で検出信号を得ることができる。

[0059] また、半導体基板20の一部分20aが、半導体基板20の側面S4及び裏面S2側か

らN⁺型高濃度不純物半導体領域28によって完全に囲まれている。これにより、囲まれた部分20aをI層とするPIN構造が実現されている。裏面入射型ホトダイオード2は、このようなPIN構造により、より高い電圧を印加できて、空乏層の幅を広く取ることが可能となり、感度を上げることと同時に容量を下げる能够するために高速応答が可能となる。

[0060] 図22は、本発明による裏面入射型光検出素子の第3実施形態を示す平面図である。裏面入射型ホトダイオードアレイ3は、縦横にそれぞれ8列、全部で64個の裏面入射型ホトダイオードが格子状に配列されて成っている。これらのホトダイオードの配列ピッチは、例えば1mmとされる。図22は、裏面入射型ホトダイオードアレイ3を裏面側から見た様子を示している。各ホトダイオードにおいては、図1の裏面入射型ホトダイオード1と同様に、裏面が被覆層で覆われるとともに、被覆層の所定部分が窪んで形成されている。図22には、被覆層の窪んでいる部分を破線L4で示している。

[0061] 図23は、図22に示す裏面入射型ホトダイオードアレイ3のXII-XII線に沿った断面図である。この断面図においては、図22に示す64個のホトダイオードのうち2個のホトダイオードP1, P2が示されている。図23に示すように、裏面入射型ホトダイオードアレイ3は、N型半導体基板50、P⁺型不純物半導体領域51、凹部52、及び被覆層53を備えている。

[0062] N型半導体基板50の表面S1側における表層には、P⁺型不純物半導体領域51が複数形成されている。これらのP⁺型不純物半導体領域51は、ホトダイオードP1, P2に対してそれぞれ設けられている。各P⁺型不純物半導体領域51の面積は、例えば0.75×0.75mm²である。N型半導体基板50の裏面S2におけるP⁺型不純物半導体領域51に対向する領域には、凹部52が形成されている。ここでは、P⁺型不純物半導体領域51が複数設けられていることに伴い、凹部52も複数形成されている。P⁺型不純物半導体領域51及び凹部52は、各ホトダイオードP1, P2に一組ずつ設けられている。また、N型半導体基板50の裏面S2上には、被覆層53が設けられている。被覆層53は、凹部52上に設けられている部分が、凹部52の外縁部54上に設けられている部分に対して窪んでいる。

[0063] また、裏面入射型ホトダイオードアレイ3は、N⁺型高濃度不純物層61、N⁺型高濃度

不純物半導体領域62、絶縁膜63, 64、アノード電極65、及びカソード電極66を備えている。N⁻型高濃度不純物層61は、N型半導体基板50の裏面S2側の表層全体に形成されている。N⁺型高濃度不純物半導体領域62は、N型半導体基板50の表面S1側における表層に形成されている。このN⁻型高濃度不純物半導体領域62は、各ホトダイオードを構成するP⁺型不純物半導体領域51を取り囲むように設けられることが望ましい。

- [0064] N型半導体基板50の表面S1及び裏面S2上には、それぞれ絶縁膜63及び絶縁膜64が形成されている。絶縁膜63には、開口63a, 63bが形成されており、一方の開口63aはP⁺型不純物半導体領域51の部分に、他方の開口63bはN⁺型高濃度不純物半導体領域62の部分に設けられている。
- [0065] 絶縁膜63上の開口63a, 63bを含む領域には、それぞれアノード電極65及びカソード電極66が形成されている。アノード電極65及びカソード電極66は、各ホトダイオードP1, P2に1組ずつ設けられている。また、これらの電極65, 66は、それぞれ開口63a, 63bを充填するように設けられている。これにより、開口63aを通してアノード電極65がP⁺型不純物半導体領域51と、開口63bを通してカソード電極66がN⁺型高濃度不純物半導体領域62とそれぞれ直接に接続されている。
- [0066] さらに、裏面入射型ホトダイオードアレイ3は、パッシベーション膜71、支持膜72、充填電極73a, 73b、UBM74a, 74b、及びバンプ75a, 75bを備えている。パッシベーション膜71は、N型半導体基板50の表面S1上において、絶縁膜63、アノード電極65及びカソード電極66を覆うように設けられている。パッシベーション膜71上には、支持膜72が形成されている。また、充填電極73a, 73bは、パッシベーション膜71及び支持膜72を貫通して、それぞれアノード電極65及びカソード電極66から支持膜72表面まで延びている。充填電極73a, 73bの支持膜72表面に露出する部分には、UBM74a, 74bが形成されている。UBM74a, 74bの充填電極73a, 73bと反対側の面上には、バンプ75a, 75bが形成されている。
- [0067] 裏面入射型ホトダイオードアレイ3の効果について説明する。裏面入射型ホトダイオードアレイ3においては、被覆層53が設けられていることにより、裏面入射型ホトダイオードアレイ3の機械的強度が向上している。また、機械的強度の向上により、ウエハ

レベルでのダイシングが可能となるため、チップサイズの裏面入射型ホトダイオードアレイ3を得ることができる。これにより、パッケージが充分に小さい裏面入射型ホトダイオードアレイ3が実現されている。

[0068] さらに、被覆層53は、凹部52上に設けられた部分が、凹部52の外縁部54上に設けられた部分に対して窪んでいる。したがって、アセンブリの際に平コレットを用いても、凹部52上に設けられた被覆層53の表面は、平コレットと接触しない。これにより、被覆層53表面のうち被検出光の入射部分が損傷を受けることがないため、被検出光の散乱が抑制される。このため、高感度な裏面入射型ホトダイオードアレイ3が実現されている。

[0069] さらに、N型半導体基板50の表面S1側の表層における複数の領域にP⁺型不純物半導体領域51が形成されるとともに、裏面S2におけるそれぞれのP⁺型不純物半導体領域51に対向する領域に凹部52が形成されることにより、複数のホトダイオードが構成されている。このため、裏面入射型ホトダイオードアレイ3は、各ホトダイオードが1画素に対応するイメージセンサ等に好適に用いることができる。

[0070] 本発明による裏面入射型光検出素子は、上記実施形態に限定されるものではなく、様々な変形が可能である。例えば、図1の裏面入射型ホトダイオード1において、N型半導体基板10の代わりにP型半導体基板を用いてもよい。この場合には、不純物半導体領域11はN型、高濃度不純物層21及び高濃度不純物半導体領域22はP型の導電型をもつようとする。

[0071] また、図12において、Cuからなる導電性部材33を堆積させる例を示したが、Cuの代わりにNiを用い、開口31a及び開口32aから露出するアノード電極25及びカソード電極26の表面に直接、Niの無電解メッキを施してもよい。この場合、図13において説明した導電性部材33表面を研磨する工程を省くことができる。

[0072] また、図15においては、充填電極33a, 33b上にUBM34a, 34b及びバンプ35a, 35bを形成する例を示したが、充填電極33a, 33b自体をバンプとする方法もある。すなわち、開口32aに充填電極33a, 33bが充填された状態の支持膜32(図14参照)表面を、O₂等を用いてドライエッチングする。これにより、充填電極33a, 33bの一部が支持膜32表面から突出するので、この突出した部分をバンプとして用いればよい

。この場合、UBM34a, 34bも形成する必要がない。或いは、導電性部材33として、導電性樹脂を用いてもよい。これによれば、印刷等により貫通孔への電極充填作業を短時間で完了させることが可能となる。

[0073] また、図20においては、N⁺型高濃度不純物層とN⁺型高濃度不純物層よりも不純物濃度が低いN型不純物層とが貼り合わされた貼り合わせウェハを半導体基板20として用いてもよい。この場合、半導体基板20の表面S1側にN型不純物層が、裏面S2側にN⁺型高濃度不純物層が設けられる。

産業上の利用可能性

[0074] 本発明によれば、パッケージを充分に小さくでき、且つ被検出光の散乱を抑制することができる裏面入射型光検出素子が実現される。

請求の範囲

[1] 第1導電型をもつ半導体基板と、
前記半導体基板の第1面側における表層に設けられ、第2導電型をもつ不純物半導体領域と、
前記半導体基板の第2面における前記不純物半導体領域に対向する領域に形成され、被検出光が入射する凹部と、
前記第2面上に設けられ、前記被検出光を透過させる樹脂からなる被覆層と、を備え、
前記被覆層は、前記第2面の前記凹部上に設けられた部分が、前記凹部の外縁部上に設けられた部分に対して窪んでいることを特徴とする裏面入射型光検出素子。

[2] 前記半導体基板の前記第1面上に設けられ、前記半導体基板を支持する支持膜を備えることを特徴とする請求項1に記載の裏面入射型光検出素子。

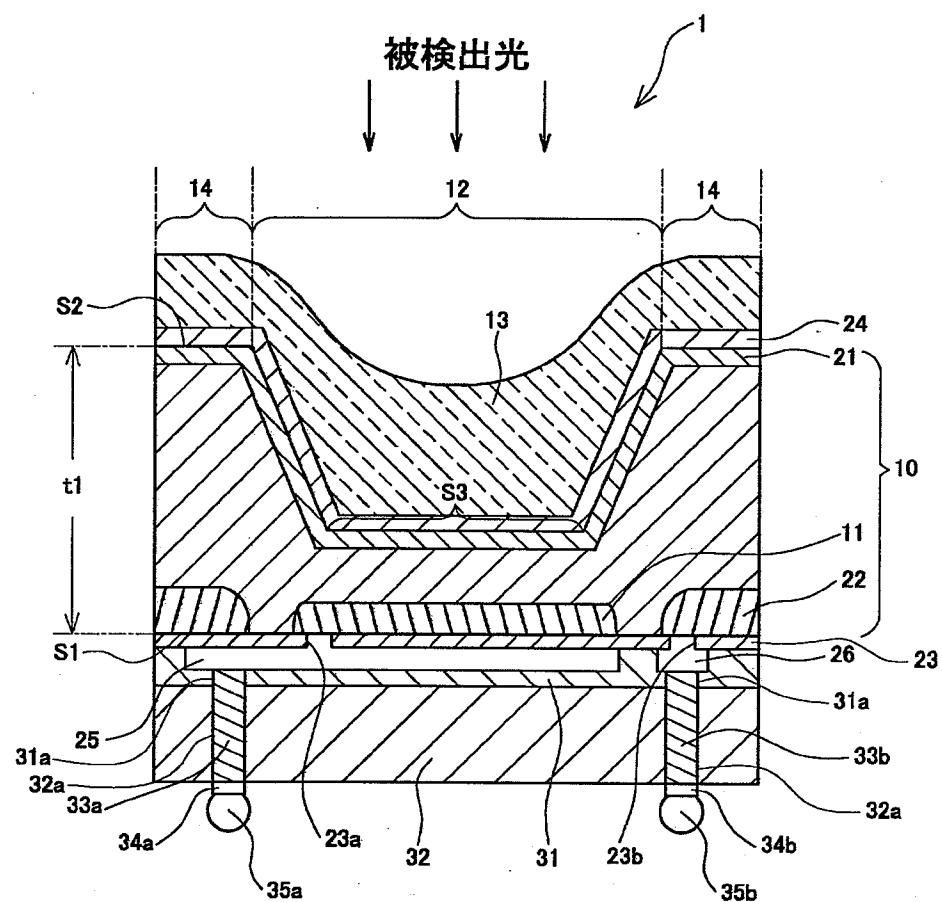
[3] 前記支持膜を貫通するとともに、一端が前記不純物半導体領域と電気的に接続された充填電極を備えることを特徴とする請求項2に記載の裏面入射型光検出素子。

[4] 前記半導体基板の側面全体に、前記第1導電型の不純物が高濃度に添加された高濃度不純物半導体領域が露出していることを特徴とする請求項1～3のいずれか一項に記載の裏面入射型光検出素子。

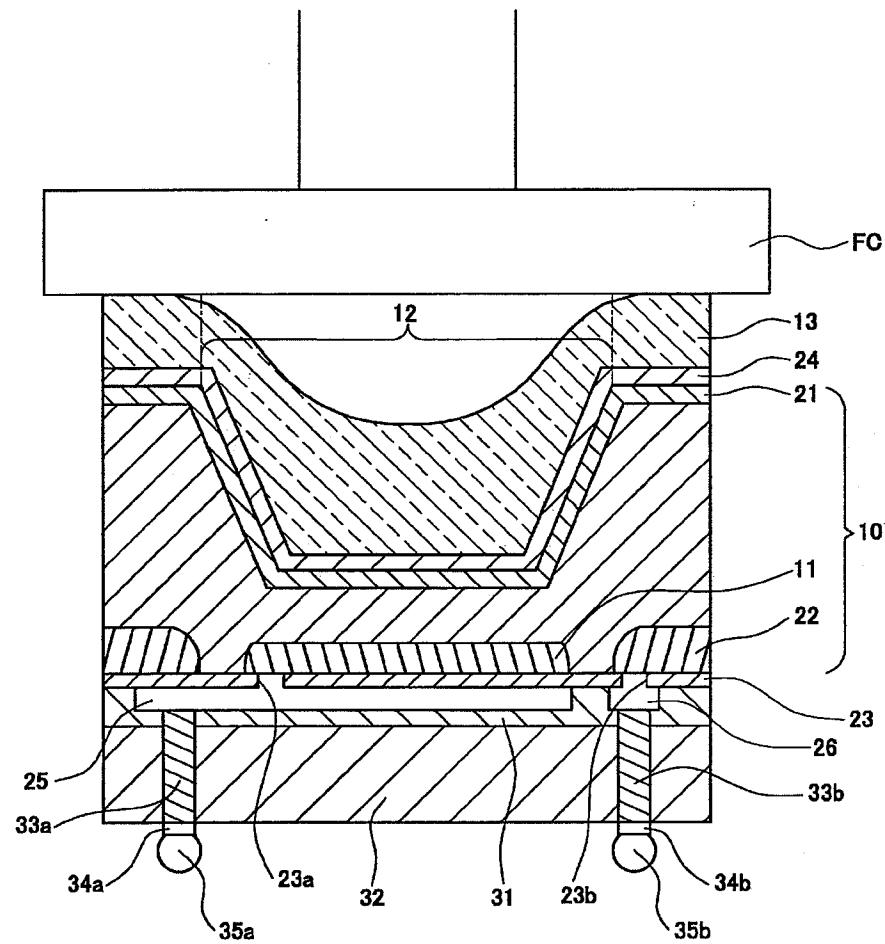
[5] 前記半導体基板の前記第2面側における表層のうち、前記凹部の底面部分に、前記第1導電型の不純物が高濃度に添加された高濃度不純物層が設けられていることを特徴とする請求項1～4のいずれか一項に記載の裏面入射型光検出素子。

[6] 前記半導体基板の前記外縁部の前記第2面側における表層に、前記第1導電型の不純物が高濃度に添加された高濃度不純物層が設けられていることを特徴とする請求項1～5のいずれか一項に記載の裏面入射型光検出素子。

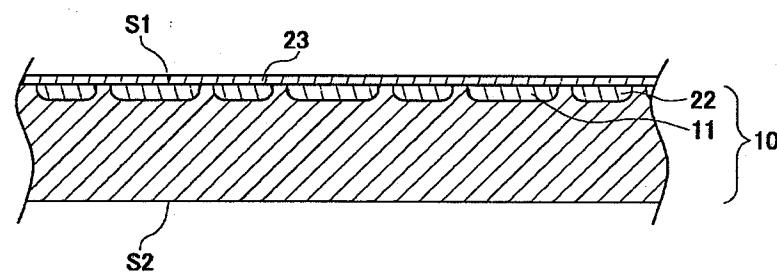
[図1]



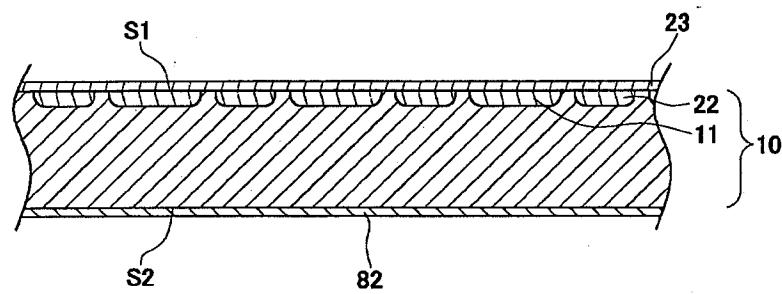
[図2]



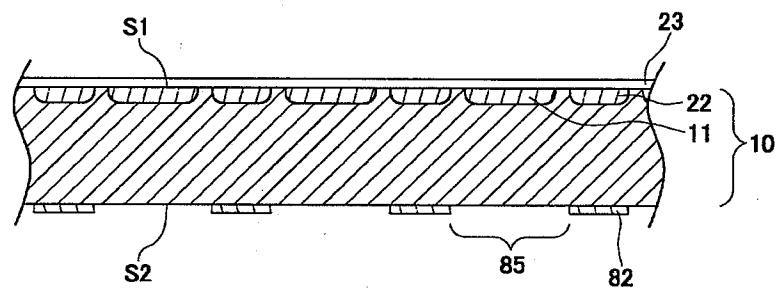
[図3]



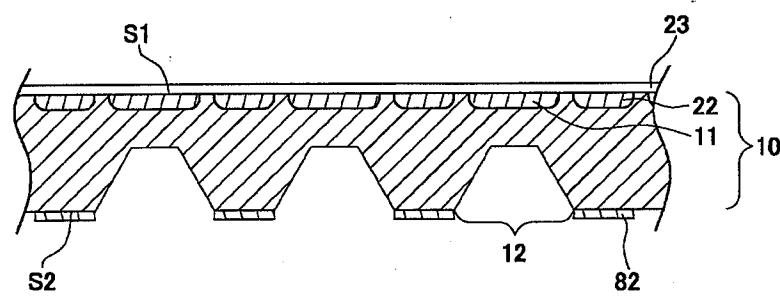
[図4]



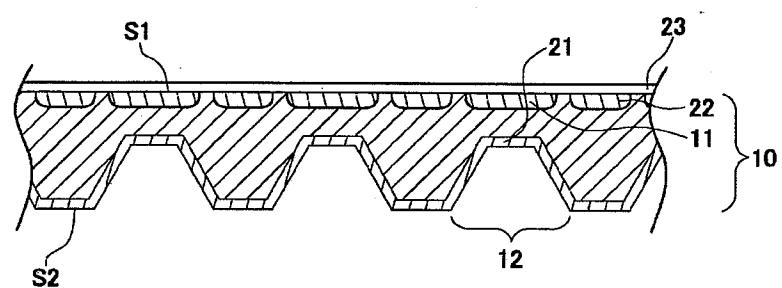
[図5]



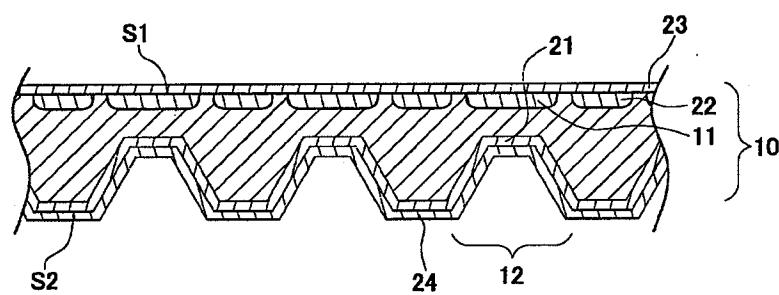
[図6]



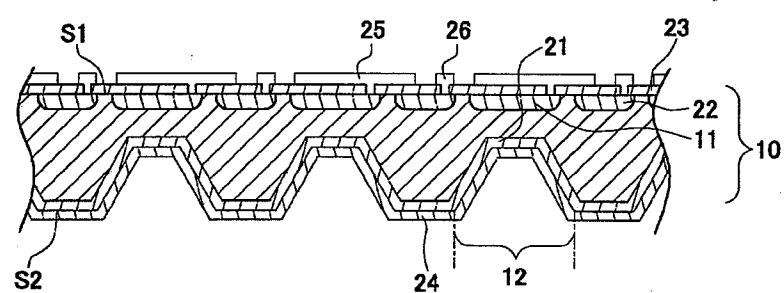
[図7]



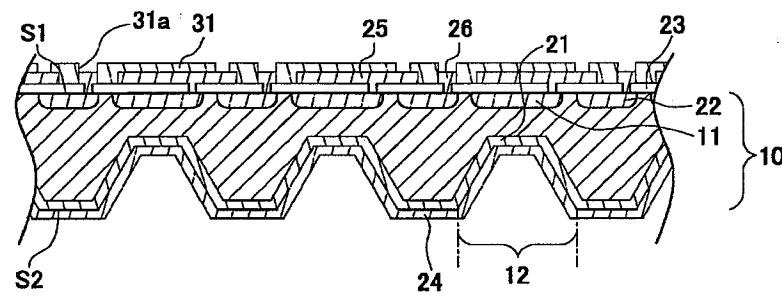
[図8]



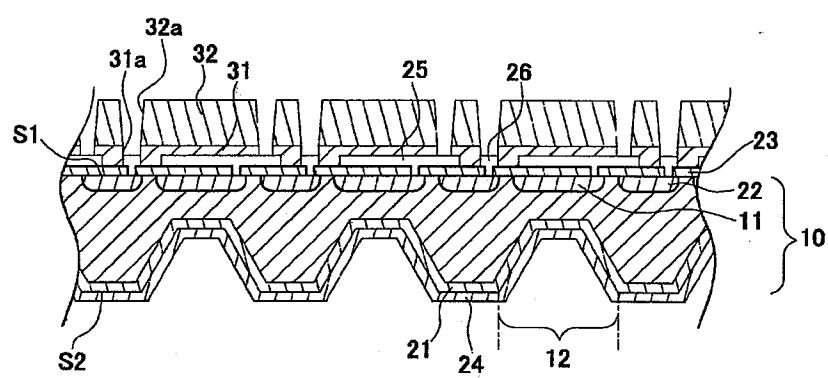
[図9]



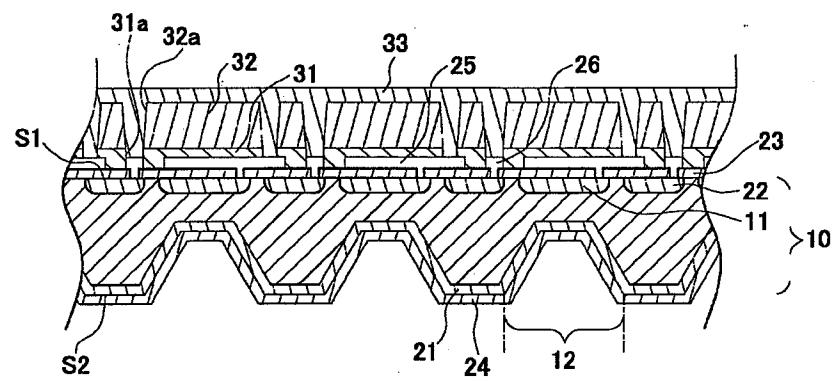
[図10]



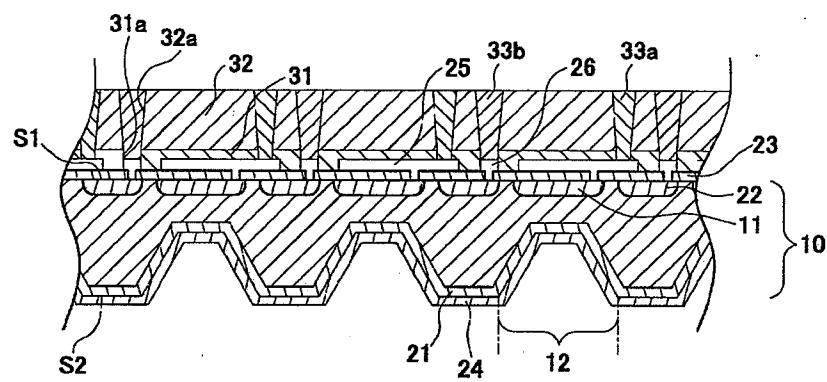
[図11]



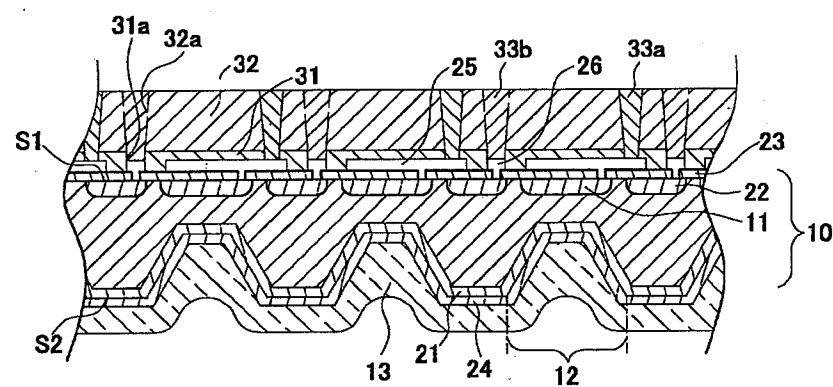
[図12]



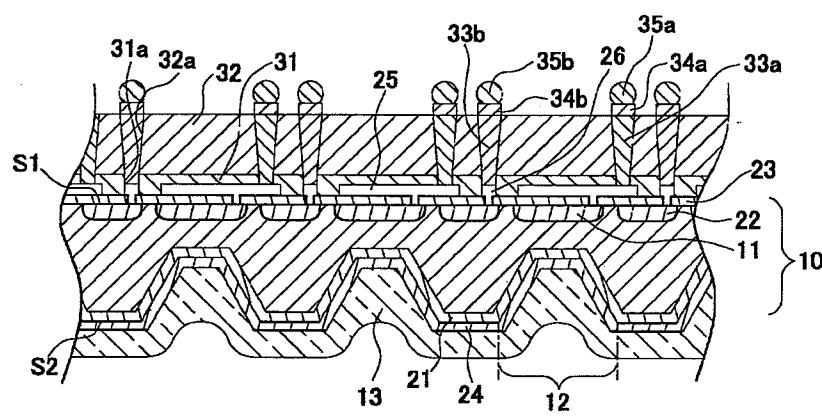
[図13]



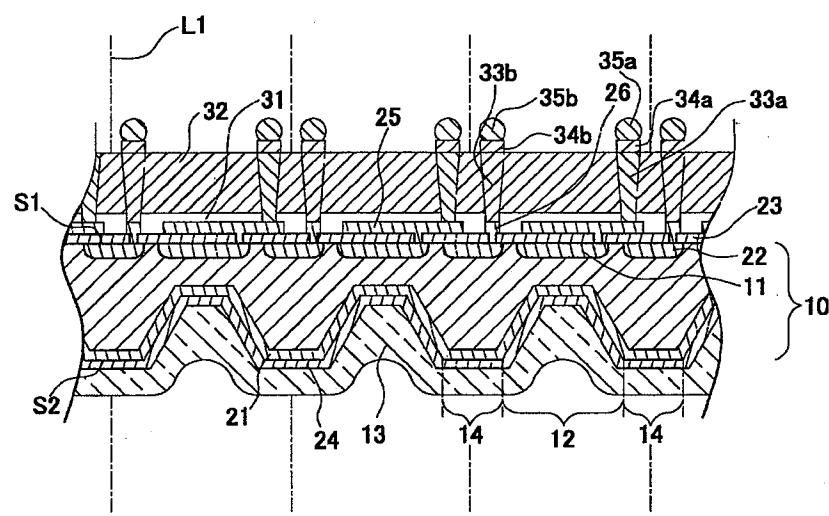
[图14]



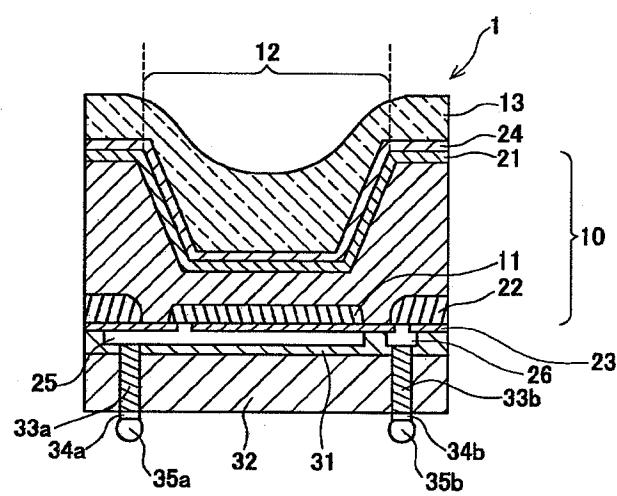
[図15]



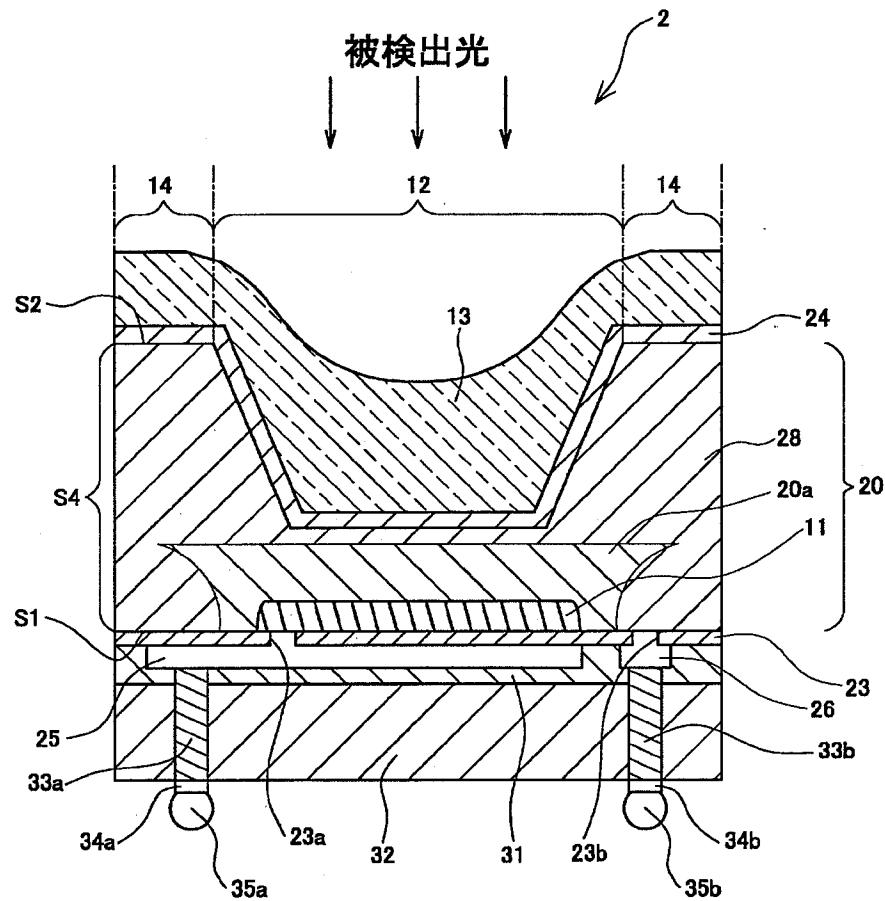
[図16]



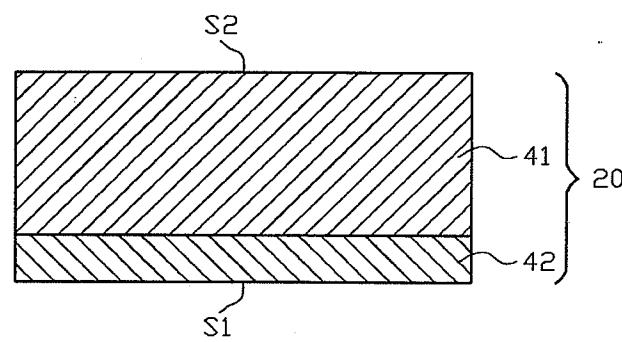
[図17]



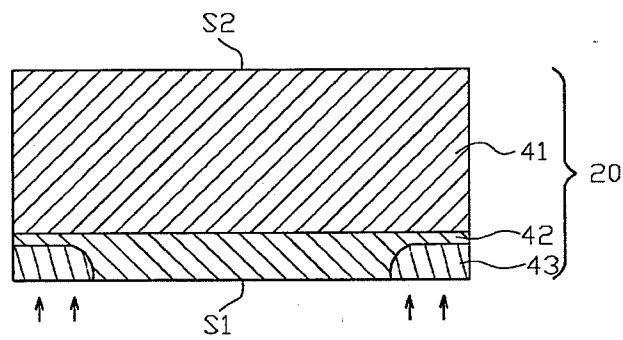
[図18]



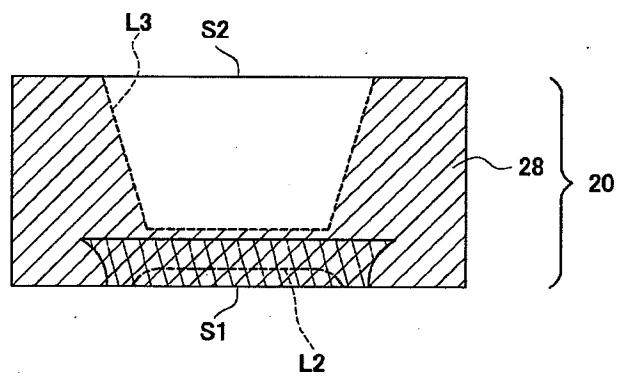
[図19]



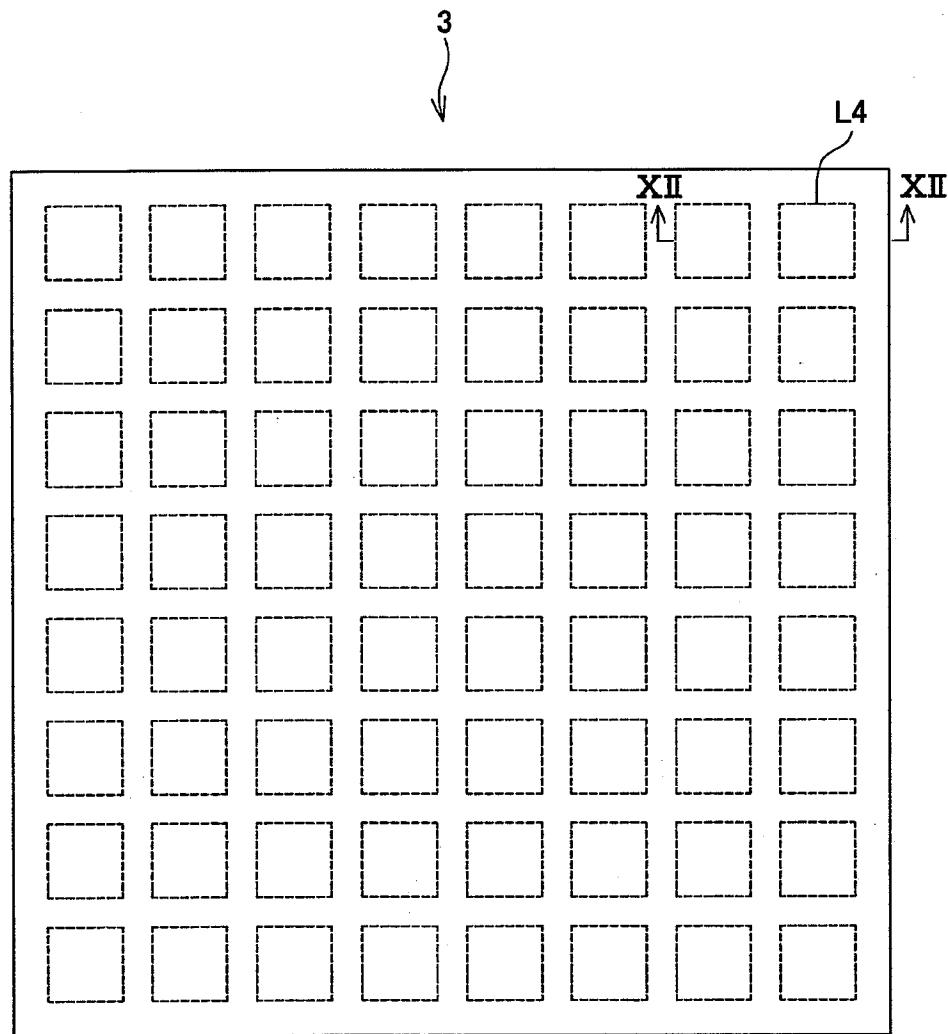
[図20]



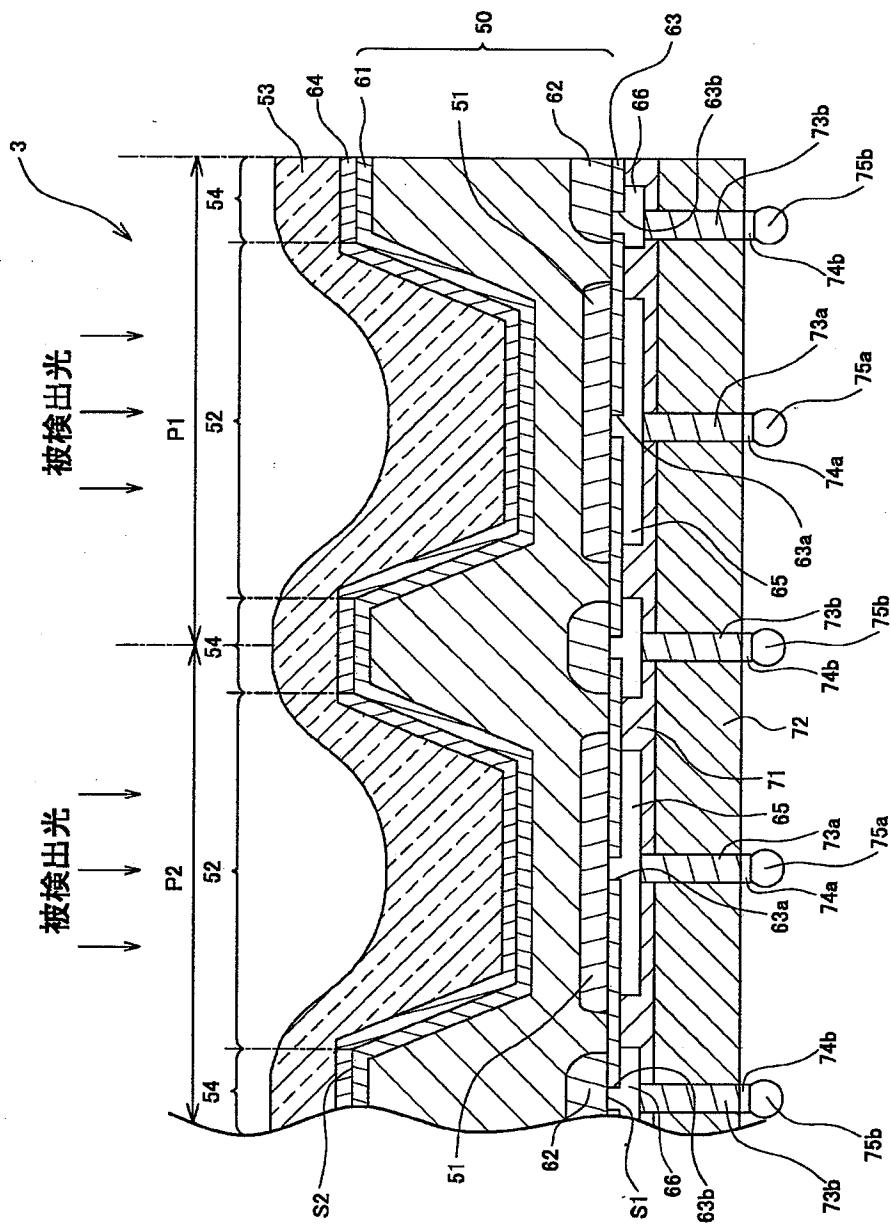
[図21]



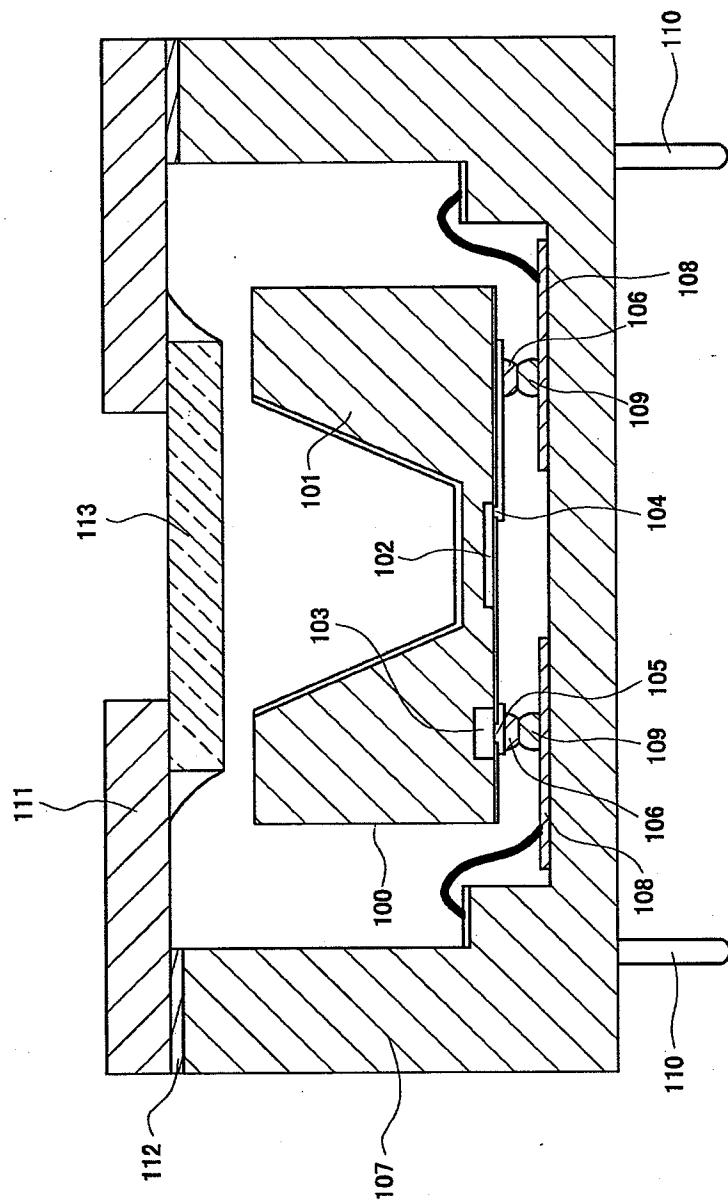
[図22]



[図23]



[図24]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/010410

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01L31/10, H01L27/14

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01L31/00-31/10, H01L27/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004
Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 96/36999 A1 (DR. JOHANNES HEIDENHAIN GMBH.), 09 May, 1996 (09.05.96), & EP 771475 A & DE 296023349 U & JP 10-508987 A & US 5852322 A1 Full text; all drawings	1-6
Y	JP 2000-299489 A (Hamamatsu Photonics Kabushiki Kaisha), 24 October, 2000 (24.10.00), Full text; all drawings	1-6
Y	Par. Nos. [0009] to [0011], [0018] to [0019]	4-6

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search 22 October, 2004 (22.10.04)	Date of mailing of the international search report 09 November, 2004 (09.11.04)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2004/010410

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-319669 A (Hamamatsu Photonics Kabushiki Kaisha), 31 October, 2002 (31.10.02), Figs. 1, 4 (Family: none)	2-6
X Y	JP 2-185070 A (Matsushita Electric Industrial Co., Ltd.), 19 July, 1990 (19.07.90), Full text; all drawings (Family: none)	1 2-6
A	WO 97/23897 A2 (DR. JOHANNES HEIDENHAIN GMBH.), 20 December, 1997 (20.12.97), & DE 19549228 A1 & EP 868751 A Fig. 5 & CN 1244949 A & JP 2000-502215 A & US 6175141 B1 & AT 233434 T	1-6

A. 発明の属する分野の分類(国際特許分類(IPC))

Int. Cl' H01L31/10, H01L27/14

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int. Cl' H01L31/00 - 31/10, H01L27/14

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国登録実用新案公報	1994-2004年
日本国実用新案登録公報	1996-2004年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	WO 96/36999 A1 (DR. JOHANNES HEIDENHAIN GMBH) & EP 771475 A & DE 296023349 U & JP 10-508987 A & US 5852322 A1 全文全図	1-6
Y	JP 2000-299489 A(浜松ホトニクス株式会社) (ファミリーなし) 全文全図 段落0009-0011, 0018-0019	2000.10.24 1-6 4-6

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「I」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

22. 10. 04

国際調査報告の発送日

09.11.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

近藤幸浩

2K 8422

電話番号 03-3581-1101 内線 3253

C (続き) . 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
Y	JP 2002-319669 A (浜松ホトニクス株式会社) (ファミリーなし)	2002. 10. 31 図1, 4
X	JP 2-185070 A (松下電器産業株式会社) (ファミリーなし)	1990. 07. 19
Y		1 2-6
	全文全図	
A	WO 97/23897 A2 (DR. JOHANNES HEIDENHAIN GMBH) & DE19549228 A1 & CN 1244949 A & US 6175141 B1	1997. 12. 20 & EP 868751 A & JP 2000-502215 A & AT 233434 T Fig. 5